

PATENT  
2060-3-73  
Customer No: 035884

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:  
Sung Kwon Hong  
Serial No:  
Filed: Herewith  
For: BIT PROCESSING METHOD FOR ADAPTIVE  
MULTIRATE MODULATION

Art Unit:  
Examiner:

TRANSMITTAL OF PRIORITY DOCUMENT

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

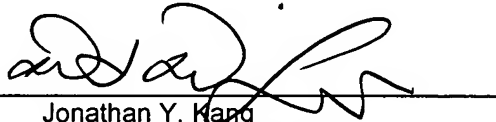
Enclosed herewith is a certified copy of Korean patent application No. 10-2002-67239 which was filed on October 31, 2002, and from which priority is claimed under 35 U.S.C. Section 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

Date: October 28, 2003

By:



Jonathan Y. Kang  
Registration No. 38,199  
F. Jason Far-Hadian  
Registration No. 42,523  
Amit Sheth  
Registration No. 50,176  
Attorney for Applicant(s)

LEE, HONG, DEGERMAN, KANG & SCHMADEKA  
801 S. Figueroa Street, 14th Floor  
Los Angeles, California 90017  
Telephone: (213) 623-2221  
Facsimile: (213) 623-2211

대한민국특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

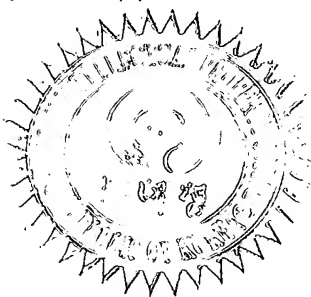
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0067239  
Application Number

출원년월일 : 2002년 10월 31일  
Date of Application OCT 31, 2002

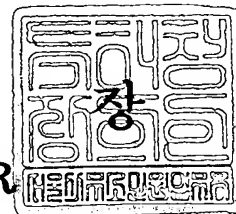
출원인 : 엘지전자 주식회사  
Applicant(s) LG Electronics Inc.



2003      년      08      월      26      일

특      허      청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0012
【제출일자】	2002.10.31
【국제특허분류】	H04B
【발명의 명칭】	무선 통신 시스템의 다중레벨변조방식을 위한 비연속 전송 비트 처리 방법
【발명의 영문명칭】	DTX BITS-PROCESSING TECHNIQUE IN ADAPTIVE MULTIRATE MODULATION
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	박장원
【대리인코드】	9-1998-000202-3
【포괄위임등록번호】	2002-027075-8
【발명자】	
【성명의 국문표기】	홍성권
【성명의 영문표기】	HONG, Seong Kwon
【주민등록번호】	700207-1069140
【우편번호】	480-020
【주소】	경기도 의정부시 호원동 우남아파트 103동 703호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 박장원 (인)

**【수수료】**

【기본출원료】 17 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 10 항 429,000 원

【합계】 458,000 원

【첨부서류】 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 무선 통신 시스템의 기지국과 가입자간 채널 상태에 따라 하향 링크 데이터 전송을 적응적으로 제어할 수 있는 다중레벨변조방식을 위한 비연속 전송 (discontinuous transmission : DTX) 비트 처리 방법에 관한 것으로, 다중화 된 신호가 입력되면 입력 신호에 DTX 비트가 존재하는 지를 판단하여, 입력 신호에 DTX 비트가 존재하면 IQ플레인에서 DTX 비트를 제외한 비트들이 동일한 신호점들을 검출하여 상기 신호의 DTX 비트를 제외한 나머지 비트(들)이 동일한 신호점들의 숫자와 IQ 평면상의 부호를 고려하여 미리 정해진 신호점(S)으로 신호를 맵핑하여 해당 신호점의 전력레벨로 상기 신호를 전송한다. 따라서, 본 발명에 따른 DTX비트 처리 방법은 3GPP의 HSDPA규격의 다중화 절차를 변형시킴 없이, 심볼의 DTX 비트 이외의 비트값들을 고정적으로가지는 신호점집합 중 최소 전력을 가지는 신호점으로 해당 심볼을 맵핑하므로 평균 전송전력을 감소시키는 효과가 있으며, 이러한 DTX비트 처리 알고리즘은 구현이 간단하여 실제 시스템 적용에 용이하다.

**【대표도】**

도 1b

**【색인어】**

채널다중화, 비연속 전송, DTX

**【명세서】****【발명의 명칭】**

무선 통신 시스템의 다중레벨변조방식을 위한 비연속 전송 비트 처리 방법  
{DTX BITS-PROCESSING TECHNIQUE IN ADAPTIVE MULTIRATE MODULATION}

**【도면의 간단한 설명】**

도 1a은 종래 기술에 따른 비연속 전송비트를 할당하는 방법을 설명하기 위한 도면;

도 1b는 도1a에서와 같이 할당된 비연속 전송비트를 포함하는 신호를 맵핑하는 방법을 설명하기 위한 도면;

도 2a는 종래 기술에 따른 비연속 전송비트를 할당하는 또다른 방법을 설명하기 위한 도면;

도 2b는 도 2a에서와 같이 할당된 비연속 전송비트를 포함하는 신호를 맵핑하는 방법을 설명하기 위한 도면;

도 3은 본 발명에 따른 비연속 전송비트 처리 방법이 적용되는 기지국 모델의 전송부를 도시한 개략도;

도 4a는 16QAM 성상도;

도 4b는 본 발명 따른 비연속 전송 비트 처리방법을 설명하기 위한 성상도;  
그리고

도 5는 본 발명에 따른 비연속 전송 비트 처리 방법을 설명하기 위한 절차도이다.

## &lt;도면의 주요부분에 대한 부호의 설명&gt;

10...다중화기      20...DTX 비트 삽입 모듈

30...물리채널 분할 모듈      40...인터리버

50...물리채널 맵핑 모듈

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<13>      본 발명은 무선 통신 시스템에 관한 것으로, 더욱 상세하게는, 무선 통신 시스템의 기지국과 가입자간 채널 상태에 따라 하향 링크 데이터 전송을 적응적으로 제어할 수 있는 다중레벨변조방식을 위한 비연속 전송 비트 처리 방법에 관한 것이다.

<14>      정보화 시대를 맞아 통신 분야의 서비스 중심은 저속의 음성 통화 서비스에서 음성통화를 포함한 오디오, 비디오 등의 멀티미디어 서비스로 옮겨가고 있다. 이와 같은 멀티미디어 서비스를 제공하기 위해서는 고속의 데이터 전송이 요구되므로 전송 매체별로 제한된 전력 및 주파수 대역 등의 자원을 최대한 효율적으로 사용하기 위한 채널 용량 극대화 요구된다.

<15>      이렇게 한정된 자원을 효율적으로 사용하기 위해 여러가지 변복조 기술들이 활용되고 있다.

<16>      유선망의 경우 채널 특성이 안정되어 있어 고효율의 QAM 변복조 기술이 널리 사용되고 있으며, 무선망은 일반적으로 다중경로(multipath)나 도플러 효과에

의한 페이딩 현상 (fading effect)으로 유선 채널에 비해 안정적이지 못해 1Hz 당 1-2 비트를 전송하는 FSK 및 PSK 계열의 변복조 방식을 사용한다. 그러나 최근에는 변복조 기술의 발달로 기지국과 가입자 간의 무선망에서도 16-QAM, 64-QAM 등의 다중레벨 변복조 방식이 채택되고 있는 실정이다.

<17> 현재 국내외에서 서비스 또는 개발중인 무선 통신 시스템은 기지국과 가입자 간 채널의 상태에 관계없이 고정된 변복조 방식을 사용하고 있다. 이러한 시스템은 채널 상태가 좋은 경우에 고효율의 변복조 방식을 사용할 수 있음에도 불구하고 저효율의 변복조 방식을 사용하게 되어 시스템의 용량을 극대화 할 수 없게 되는 문제점이 있다. 또한, 채널 상태가 아주 나쁜 경우 그에 따른 적절한 레벨의 변복조 방식을 사용하여야 하는데 채널 상태에 관계없이 고정된 변복조 방식을 사용하게 됨에 따라 전송 품질이 떨어지게 되고, 심지어는 통신이 단절 되는 등 서비스에 많은 문제점이 발생하게 된다.

<18> 이와 같은 문제점을 해결하기 위해, 최근 들어 3GPP (3rd Generation Partnership Project) 규격회의에서는 적응적 변조기술 (adaptive modulation)을 기반으로 한 고속 하향 패킷 전송 (HSDPA: High Speed Downlink Packet Access)에 대한 논의가 진행되고 있다.

<19> QPSK 변조방식에서는 비연속 전송 비트가 할당되면 한 비트가 I 또는 Q 신호축을 나타낼 수 있으므로 비연속 전송 비트가 할당된 신호축에 대하여 전력을 전송하지 않으므로써 전송율을 낮출 수 있다. 그러나 HSDPA 방식에 대한 논의가 진행됨에 따라 QAM과 같은 다중레벨 변조방식이 채택되어 사용되고 있으며 이러



한 변조방식에서는 QPSK에서와 같은 방식의 비연속 전송비트 할당이 적용되지 않는다.

<20>       상기 3GPP 규격의 고속 하향 패킷 전송 방식에서는 QPSK 뿐만 아니라 16-QAM, 64-QAM 등의 다중레벨변조방식이 사용된다. 이와 같이 다중레벨 변조방식을 사용하는 경우, 하향링크 전송에 있어서 불연속 전송 (비연속 전송) 비트를 어떻게 처리하는가 하는 문제가 발생한다.

<21>       이와 관련하여, 기존의 변복조 방식을 변형하여 비연속 전송 비트들을 하나의 심볼로 묶어 IQ 플레인의 원점으로 맵핑하는 방법이 Mitsubishi사에 의해 제안되었다. 도 1a, 도1b, 도2a, 및 도2b 상기 Mitsubishi사에서 제안한 비연속 전송 비트 처리 방법을 설명하기 위한 도면들이다.

<22>       도 1a에서 보는 바와 같이, 상기 비연속 전송 비트 처리 방법에서는 전송될 데이터없는 영역을 4비트의 DTX 심볼 묶어, 도1b에서 보는 바와 같이, 이 DTX 심볼을 IQ 플레인의 원점으로 맵핑하여 신호를 전송한다. 도 2a에서는 전송될 신호의 4 비트심볼에 2 비트의 DTX 비트를 채워, 도2b에서 보는 바와 같이, IQ 플레인 상의 네개의 신호점만을 사용하여 데이터를 전송한다.

<23>       그러나, 이러한 방식은 기존의 전송 채널의 다중화 방식을 변형시켜야하므로 현재 개발진행중인 시스템과의 호환성에 있어 문제가 발생할 수 있으며, DTX 비트를 그룹화 하여 원점으로 맵핑하거나 2 비트씩 심볼에 할당하여 IQ플레인의 네 개의 신호점만 이용하여 신호를 전송하는 알고리즘 구현은 매우 복잡하다.

**【발명이 이루고자 하는 기술적 과제】**

- <24>        본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로, 본 발명의 목적은 삽입된 DTX 비트 이외의 나머지 비트값을 고정적으로 가지는 신호집합에 대하여 I 및 Q 신호축에 대한 평균값을 할당 신호로 하여 비연속 전송비트를 전송하는 다중레벨변조방식을 위한 비연속 전송 비트 처리 방법을 제공하는 것이다.
- <25>        상기한 목적을 달성하기 위해, 본 발명의 비연속 전송 비트 처리방법은 신호를 입력받는 단계, 입력 신호에 DTX 비트가 존재하는지 판단하는 단계, 입력 신호에 DTX 비트가 존재하면, IQ플레인에서 DTX 비트를 제외한 비트들이 동일한 신호점들을 검출하는 단계, 검출된 신호점을 기준으로 미리 정해진 신호점(S)으로 신호를 맵핑하는 단계, 그리고 해당 신호점의 전력레벨로 상기 신호를 전송하는 단계로 이루어진다.
- <26>        상기 신호점(S)은 상기 신호의 DTX 비트를 제외한 나머지 비트(들)이 동일한 신호점들의 숫자와 IQ 평면상의 부호를 고려하여 정해진다.
- <27>        상기 입력 신호의 모든 비트가 DTX 비트인 경우 신호는 IQ 플레인의 원점으로 맵핑되고, 상기 입력 신호에 DTX 비트가 존재하지 않는 경우 IQ 플레인 상의 해당 신호점으로 맵핑된다.

**【발명의 구성 및 작용】**

- <28> 이하, 본 발명의 바람직한 실시예에 따른 다중레벨변조방식에서의 DTX 비트 처리 방법을 첨부된 도면을 참조하여 설명한다.
- <29> 도 3은 본 발명의 DTX 비트 처리 방법이 적용되는 기지국 모뎀의 전송부를 도시한 개략도이다.
- <30> 도 3에서 보는 바와 같이, 기지국 모뎀의 전송부는 채널 코딩, 레이트 매칭, 인터리빙을 거쳐 무선 프레임으로 분할된 여러 전송 채널을 하나의 합성채널 (composite channel)로 다중화 하기 위한 전송채널 다중화기(TrCH Multiplexer)(10), 상기 다중화 된 합성채널에 DTX 비트를 삽입하기 위한 DTX 비트 삽입 모듈 (20), 상기 합성채널을 물리 채널로 분할(segmentation)하기 위한 물리채널 분할 모듈 (30), 채널분할을 통해 얻어진 데이터 세그먼트들을 인터리빙하기 위한 인터리버 (40), 그리고 상기 데이터 세그먼트들을 대응 물리 채널로 맵핑하기 위한 물리채널 맵핑 모듈 (50)로 이루어진다.
- <31> 도 4a 16QAM 성상도이고 도4b는 본 발명의 바람직한 실시예에 따른 DTX 비트 처리방법을 설명하기 위한 성상도이다.
- <32> 도 4a에서 보는 바와 같이, 16QAM 변조 방식에서는 변조신호가 결정되기 위해서 4비트가 할당되어야 한다. (물론 64QAM 변조 방식에서는 6비트가 할당되어야 한다.) 따라서, DTX 비트는 한 심볼에 대하여 1~4개가 할당될 수 있다. 일반적으로 MQAM방식의 다중레벨변조방식이 사용되며 M이 2의 Mべき승인 경우에 DTX비트는 한 심볼에 대하여 1에서 m비트 만큼 할당될 수 있다. DTX 비트가 변조비트

에 할당되는 조합은 DTX 비트수와 위치에 따라 여러가지 조합이 나타날 수 있으며 본 발명에서는 M비트 모두 DTX 비트인 경우 IQ 평면의 원점에 신호를 맵핑하고 M비트 중 일부가 DTX 비트인 경우 DTX 비트 이외의 비트 할당 값을 가지는 모든 신호의 IQ값을 IQ평면상의 부호(+, -)와 비트수를 고려하여 평균한 후 특정한 신호점에 매핑한다.

<33> 예를 들어, 도 4b에서와 같이, 1XX0 (X는 DTX 비트)인 신호를 전송할 경우, DTX 비트를 제외한 나머지 비트가 동일한 네개의 신호점 1000, 1010, 1100, 그리고 1110 를 평균하여 신호점 S에 할당한다.

<34> 또 다른 예로, 1XXX인 신호를 전송할 경우, DTX비트를 제외한 나머지 비트가 동일한 네개의 신호점 1011, 1001, 1010, 1000, 1110, 1100, 1111, 그리고 1101를 평균하여 할당하되 DTX비트를 제외한 신호 비트의 수와 IQ평면의 부호를 고려하여 상기 1XX0 신호와 구분되는 신호점을 할당한다.

<35> 모든 비트가 DTX로 구성된 신호의 경우도 이와 같은 알고리즘을 통해 원점에 할당한다.

<36> 본 발명에서는 16QAM 변조방식을 예로 설명하고 있지만, 이러한 방식은 16QAM 변조방식 뿐만아니라 모든 QAM 변조방식에 일반적으로 적용될 수 있다.

<37> 도 5는 본 발명의 실시예에 따른 DTX 비트 처리 방법을 설명하기 위한 순서도이다.

<38> 도 5에서, 상기 채널 다중화기 (10)를 통해  $2^M$  비트 QAM 변조된 신호가 DTX 비트삽입모듈(20)로 입력되면 DTX비트삽입모듈(20)은 필요에 따라 전송될 신

호에 DTX비트를 삽입하고 한다. DTX비트삽입모듈(20)을 거친 신호는 물리채널 분리모듈(30)에 의해 채널분리되고 인터리버(40)에 의해 인터리빙된 후 물리채널 맵핑모듈 (50)에 전달된다(S101). 상기 물리채널 맵핑 모듈(50)은 입력 신호를 구성하는 비트들 중 DTX비트가 있는지 판단한다 (S102). 입력 신호 중 DTX비트가 존재하면, 물리채널 맵핑 모듈(50)은 IQ 플레인에서 상기 입력 신호의 DTX비트를 제외한 나머지 비트가 동일한 신호점을 검출하여(S103). IQ플레인의 I 및 Q축을 기준으로 상기 신호점들을 평균한다(S104). 계속해서, DTX비트검출모듈은 상기 입력신호에서 DTX비트를 제외한 데이터 비트의 수와 IQ플레인 상의 부호(+와 -)를 고려하여 미리 정해진 신호점(S)으로 맵핑한다(S105). 만약, 입력 신호의 모든 비트가 DTX 비트일 경우 이 신호는 IQ 플레인의 원점으로 맵핑한다. 이렇게 매핑된 신호는 물리채널을 통해 해당 신호점의 전력레벨로 전송된다(S106).

#### 【발명의 효과】

<39>        상기한 바와 같이, 본 발명에 따른 DTX비트 처리 방법은 3GPP의 HSDPA규격의 다중화 절차를 변형시킴 없이, 심볼의 DTX 비트 이외의 비트값들을 고정적으로가지는 신호점집합 중 최소전력을 가지는 신호점으로 해당 심볼을 맵핑하므로 평균 전송전력을 감소시키는 효과가 있으며, 이러한 DTX비트 처리 알고리즘은 구현이 간단하여 실제 시스템 적용에 용이하다.

**【특허청구범위】****【청구항 1】**

신호를 입력받는 단계;

입력 신호에 DTX 비트가 존재하는지 판단하는 단계;

입력 신호에 DTX 비트가 존재하면, IQ플레인에서 DTX 비트를 제외한 비트들이 동일한 신호점들을 검출하는 단계;

검출된 신호점을 기준으로 미리 정해진 신호점(S)으로 신호를 맵핑하는 단계;

해당 신호점의 전력레벨로 상기 신호를 전송하는 단계로 이루어지는 다중레벨변조방식의 DTX 비트 처리 방법.

**【청구항 2】**

제1항에 있어서, 상기 신호점 (S)은 DTX 비트를 제외한 비트(들)이 동일한 신호점들을 IQ 플레인의 I축과 Q축을 기준으로 평균하여 구해지는 것을 특징으로 하는 DTX 비트 처리 방법.

**【청구항 3】**

제1항에 있어서, 상기 입력 신호의 모든 비트가 DTX 비트인 경우 신호를 IQ 플레인의 원점으로 맵핑하는 것을 특징으로 하는 DTX 비트 처리 방법.

**【청구항 4】**

제1항에 있어서, 상기 입력 신호에 DTX 비트가 존재하지 않는 경우 IQ 플레인 상의 해당 신호점으로 맵핑하는 것을 특징으로 하는 DTX 비트 처리 방법.

**【청구항 5】**

제2항에 있어서, 상기 신호점(S)은 상기 신호의 DTX 비트를 제외한 나머지 비트(들)이 동일한 신호점들의 숫자를 고려하여 정해지는 것을 특징으로 하는 DTX 비트 처리 방법.

**【청구항 6】**

제2항에 있어서, 상기 신호점(S)은 IQ 평면상에서 상기 신호의 DTX 비트를 제외한 나머지 비트들이 동일한 신호점들의 부호를 고려하여 정해지는 것을 특징으로 하는 DTX 비트 처리 방법.

**【청구항 7】**

제2항에 있어서, 상기 신호점(S)은 상기 신호의 DTX 비트를 제외한 나머지 비트(들)이 동일한 신호점들의 숫자와 IQ 평면상의 부호를 고려하여 정해지는 것을 특징으로 하는 DTX 비트 처리 방법.

**【청구항 8】**

제1항에 있어서, 상기 신호점(S)은 상기 신호점(S)은 상기 신호의 DTX 비트를 제외한 나머지 비트(들)이 동일한 신호점들의 숫자와 IQ 평면상의 부호를 고려하여 이 신호점들을 IQ 플레인의 I축과 Q축을 기준으로 평균하여 구해지는 것을 특징으로 하는 DTX 비트 처리 방법.

**【청구항 9】**

제8항에 있어서, 상기 입력 신호의 모든 비트가 DTX 비트인 경우 신호를 IQ 플레인의 원점으로 맵핑하는 것을 특징으로 하는 DTX 비트 처리 방법.

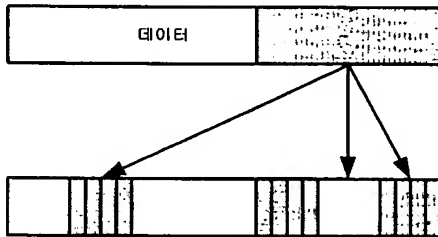
【청구항 10】

제9항에 있어서, 상기 입력 신호에 DTX 비트가 존재하지 않는 경우 상기 입력신호는 IQ 플레인 상의 해당 신호점으로 맵핑되는 것을 특징으로 하는 DTX 비트 처리 방법.

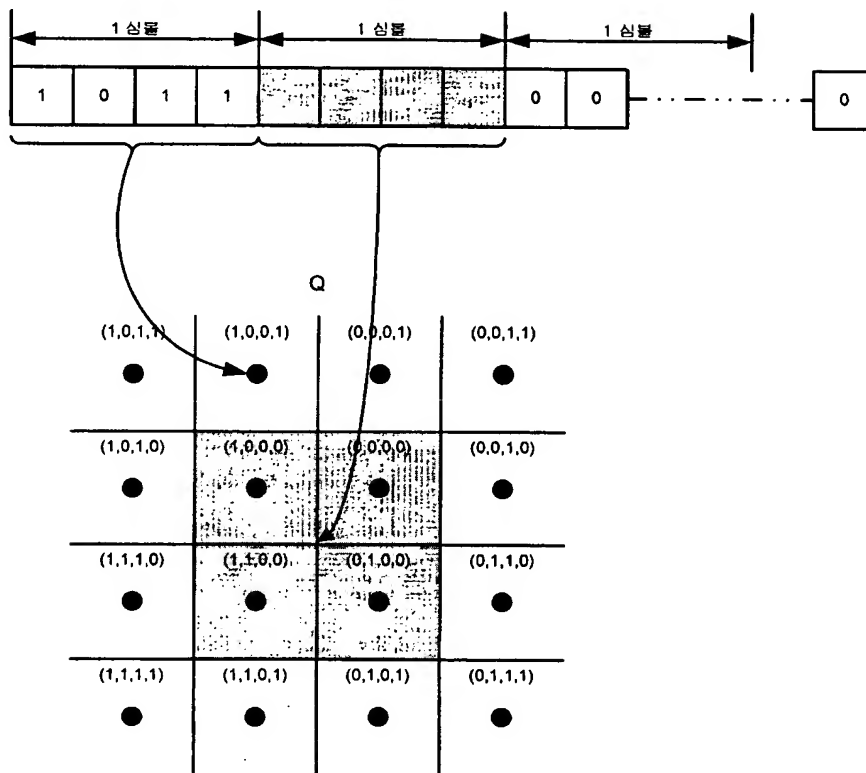


## 【도면】

【도 1a】

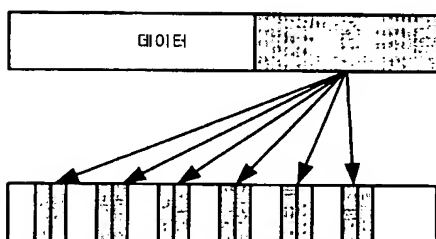


【도 1b】

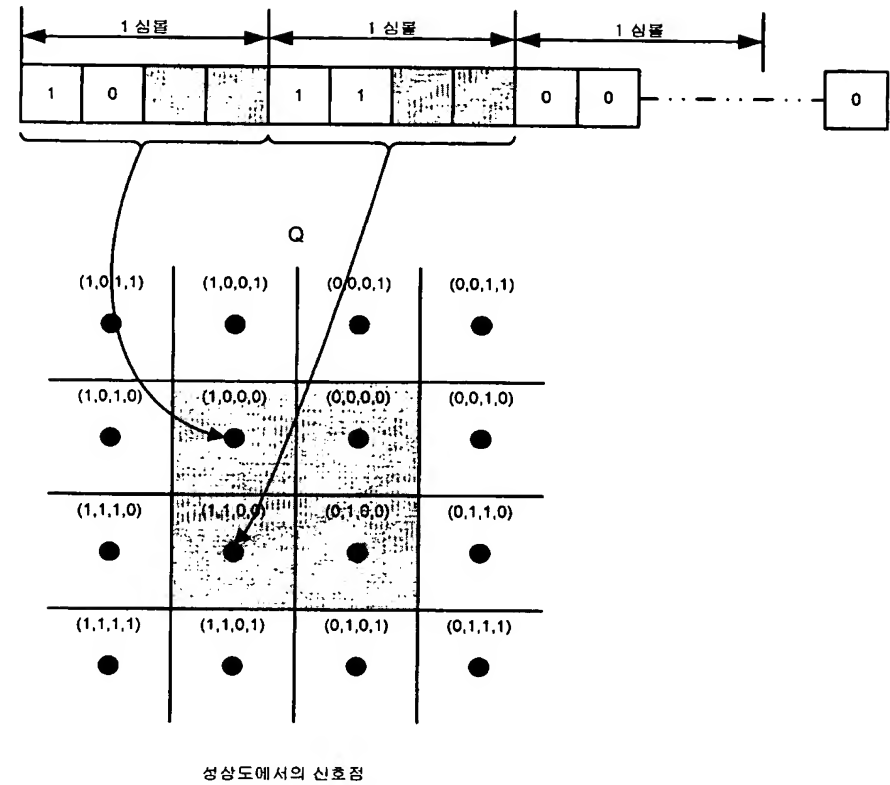


성상도에서의 신호점

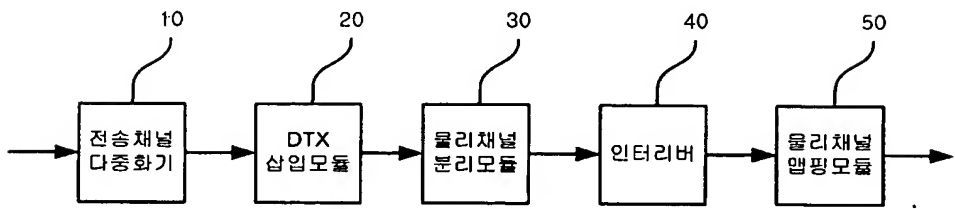
【도 2a】



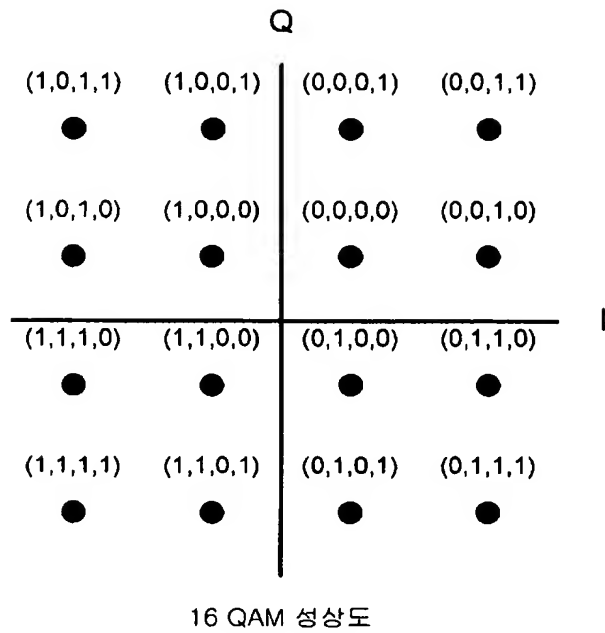
【도 2b】



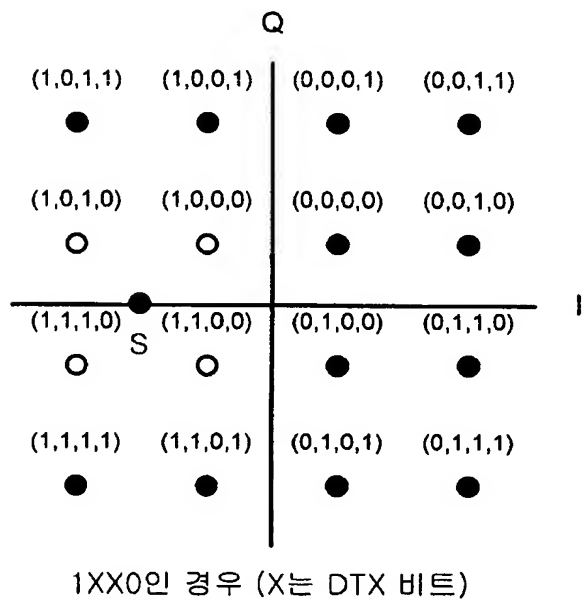
【도 3】



【도 4a】



【도 4b】



【도 5】

